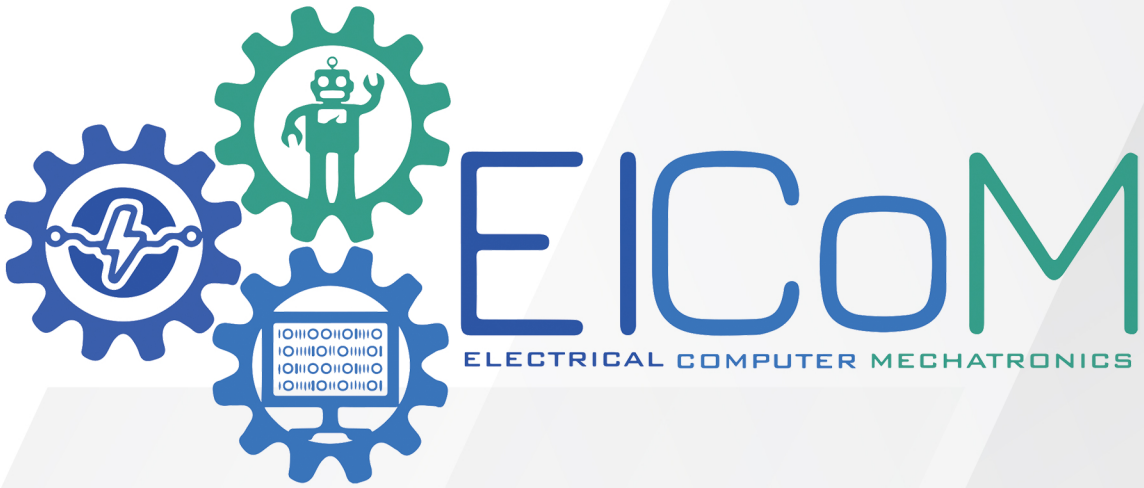
تقدم لجنة ElCoM الاكاديمية



تلخيص لمادة:

الكترونيات (١)

جزيل الشكر للطالبة:

رزان قرمش

* $E_c = E_v + E_g$

* $\sigma = \frac{1}{\rho}$

* $n_i = B \cdot T^{3/2} \cdot e^{-E_g/2KT}$

* $P_o = \frac{n_i^2}{N_d}$ → n-type phosphor

* $n_o = \frac{n_i^2}{N_A}$ → p-type Boron

* $J_n = e \cdot \mu_n \cdot n \cdot E$ for e

* $J_p = e \cdot \mu_p \cdot p \cdot E$ for holes

* $I = J_n \cdot A$

* $J = J_n + J_p$

* $J = \sigma \cdot E$

* $J = \frac{1}{\rho} \cdot E$

* $\sigma = e \cdot n \cdot \mu_n + e \cdot p \cdot \mu_p$

* $J_n = e \cdot D_n \cdot \frac{dn}{dx}$

J_p / J_n ची formula सारखी आहे

* $J_p = e \cdot D_p \cdot \frac{dp}{dx}$

* $V_{bi} = \frac{KT}{e} \ln\left(\frac{N_a N_d}{(n_i)^2}\right)$

* $\frac{KT}{e} = V_T$

* $I_{s_2} = I_{s_1} (2)^{\frac{\Delta T}{5}}$

* $C_j = \frac{C_{j_0}}{\sqrt{1 + \frac{V_R}{V_{bi}}}}$

* $I_D = I_s \cdot e^{V_D/nV_T} + V_D$

* $I_D = -I_s \rightarrow -V_D$

* $P_D = V_D * I_D$

* HWR

* $I_{DM} = \frac{V_{ip} - V_\alpha}{R} = \frac{V_m}{R}$

* $V_m = V_{ip} - V_\alpha$

* $V_D = -V_{ip}$

* $V_{avg} = \frac{V_m}{\pi}$

* $P_{iv} = V_{ip}$

FWR using c.T

* $I_{DM} = \frac{V_{sp} - V_\alpha}{R}$

* $V_m = V_{sp} - V_\alpha$

* $V_D = -(2V_{sp} - V_\alpha)$

* $V_{avg} = \frac{2V_m}{\pi}$

* $P_{iv} = 2V_{sp} - V_\alpha$

$\frac{N_1}{N_2} = \frac{-V_{ip}}{V_{sp}}$

FWR

$I_{DM} = \frac{V_{sp} - 2V_\alpha}{R}$

$V_m = V_{sp} - 2V_\alpha$

$V_D = V_\alpha - V_{sp}$

$P_{iv} = V_{sp} - V_\alpha$

$P = I_{avg} * V_D$

$P = I_{avg}(V_\alpha + I_D * r_f)$

$V_{avg} = \frac{2V_m}{\pi}$ $\frac{N_1}{N_2} = \frac{V_{ip}}{V_{sp}}$

* filter (HW):

$V_r = V_m - V_L$

$T_{ch} = r_f \cdot C$

$T_{dis} = R \cdot C$

$T = T_{ch} + T_{dis}$

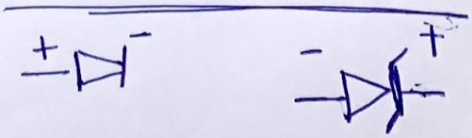
$V_r = \frac{V_m}{fRC} = \frac{V_m T_{dis}}{RC}$

* filter (FW):-

$V_r = \frac{V_m}{2RCf}$

$V_r(half) = 2V_r(full)$

$C(half) = 2C(full)$



Scanned with CamScanner

$I_E = I_C + I_B$

$I_C = \beta I_B$

$I_E = (1+\beta) I_B$

$I_C = \frac{\beta}{(1+\beta)} I_E = \alpha I_E$

$\alpha = \frac{\beta}{(1+\beta)}$

—

Voltage - divider

biasing cct

$V_{th} = \frac{V_{cc} * R_2}{R_1 + R_2}$

$I_B = \frac{V_{th} - V_{BE}}{R_{th} + (R_E * (1+\beta))}$

$\Delta I_C \% = \frac{I_{C2} - I_{C1}}{I_{C1}} * 100\%$

$\Delta V_E \% = \frac{V_{C2} - V_{C1}}{V_{C1}} * 100\%$

—

Bias stable condition

$I_B = \frac{V_{th} - V_{BE}}{R_{th} + (\beta+1) R_E}$

$I_C = \frac{\beta (V_{th} - V_{BE})}{R_{th} + ((\beta+1) R_E)}$

$R_1 = \frac{V_{cc} * R_{th}}{V_{th}}$, $R_2 = \frac{R_1 * R_{th}}{R_1 - R_{th}}$

$R_{th} = \frac{R_1 * R_2}{R_1 + R_2}$

—

*MOSFET

*non-saturation

$I_D = \beta_n [2(V_{GS} - V_{TN}) V_{DS} - V_{DS}^2]$

$R_{MOS} = \frac{1}{2\beta_n (V_{GS} - V_{TN})}$

*saturation

$I_D = \beta_n (V_{GS} - V_{TN})^2$

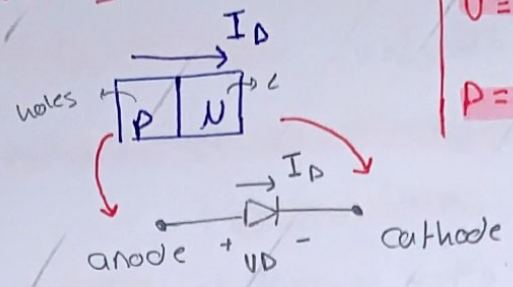
$\beta_n = \frac{W \mu_n C_{ox}}{2L} = \beta_n' \frac{W}{2L}$

Scanned with CamScanner

* PN-Junction diode

$V = IR$

$P = IV$



diode

- forward (موجب مع موجب / سالب مع سالب)
  - ON: $V_{bi} < V_D$, $I_D > 0$
  - off: $V_{bi} \geq V_D$, $I_D < 0$
- reverse (موجب مع سالب / سالب مع موجب)
  - $I_D = -I_S$

---

ideal diode

- forward (بتوصل مكان الدايود)
  - short cct
  - $V_D = 0$
  - $I_D > 0$
- reverse (بتتوصل مكان الدايود)
  - open cct
  - $I_D = 0$
  - $V_D < 0$

Real diode

- forward (نفس مكان الدايود)
  - V_γ ← Constant in Voltage
  - R_f ← diode forwode resistance = $\frac{1}{\text{slope}}$
- reverse (نفس مكان الدايود)
  - open cct
  - $I_D = 0$
  - $V_D < 0$

$V_D = V_\gamma + (I_D * r_f)$

forward ← Real يكون

D.c analysis of Diode ccts

1 الطريقة الأولى (Iteration methode)

نفعل KVL ثم نعوض قيمة V_D (تتحقق من الطرف الأيمن يساوي الطرف الأيسر؟ ← نجد قيمة I_D من القانون $I_D = I_S e^{V_D/nV_T}$ ما يقيد عليها بالامتحان)

2 الطريقة الثانية (graphical methode)

1 ← نفعل KVL ونخلي المعادلة معادلة خط مستقيم

2 ← $I_D = 0$ ← V_D

$V_D = 0$ ← I_D

y-axis ← I_D

x-axis ← V_D

3 ← نرسم الخط المستقيم ونقاطعه مع الرسمة اللي اعطاني اياها يطلع عند نقطة التقاطع

V_D ، I_D

3 الطريقة الثالثة (Using diode linear model)

بستخدم الموديل اللي حكيناعنها قبل ← وبنفعل KVL / KCL حسب حاجة السؤال →

---

*effect of temp on diode

العلاقة عكسية بين درجة الحرارة والجهد V_D عند ثبات التيار (I_D)

+ العلاقة عكسية بين BV (breakdown voltage) ومستوى التشويب (D.L) ← نعلن

* Chapter (2)

- Transformer (المحول)

وظيفته انه يغير قيمة الفولتية (يقللها او يزيدها)

← وهو بيستخدم حتى يقلل الفولتية اللي داخلة على الدايود لانه بيشتغل على فولتية قليلة

* بتقدر تعرف نسبة تحويل قيمة الفولتية من خلال معرفة عدد اللفات

$$\frac{V_s}{V_p} = \frac{N_2}{N_1}$$ ← الفولتية / عدد اللفات

(Rms)

- Rectifier (المعدل)

← بيحول التيار من AC ← DC

اهم عنصر فيه هو الـ (Diode) (non Lenier element) اللي هو ←

Rectifier

- Half wave (HWR) ↓ يستخدم دايود واحد
- Full wave (FWR) ↓
  - دايودين
  - أربع ديودات

+ HWR → نصف الموجة الموجبة

- HWR → نصف الموجة السالبة

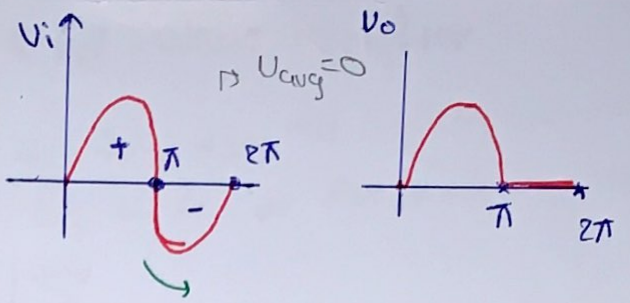
V_i → موجة داخل → input voltage

V_o → موجة خارج → out put voltage

V_{ip} → قمة الموجة الداخلة → peak input

V_{om} → قمة الموجة الخارجة → max output

V_{avg} → Vavarge



(1)

* الفترة الموجبة $[0, \pi]$

الـ (Diode) بكون (Forword) عند V_α ↓ $(+ +, - -)$

$$I_D = \frac{V_i - V_\alpha}{R}$$ ، $V_o = R * I_D$

$$= V_{iD} - V_\alpha$$

$$I_{D\,max} = \frac{V_M}{R}$$ ← $V_{ipeak} - V_\alpha = V_{om}$

* الفترة السالبة $[\pi, \frac{\pi}{2}]$

الـ (Diode) بكون (Revers) ↓ $(+ -, - +)$

بتتحول لمكانة O.P

$I_D = 0$

$V_o = 0$

half wave rectifier → using single diode

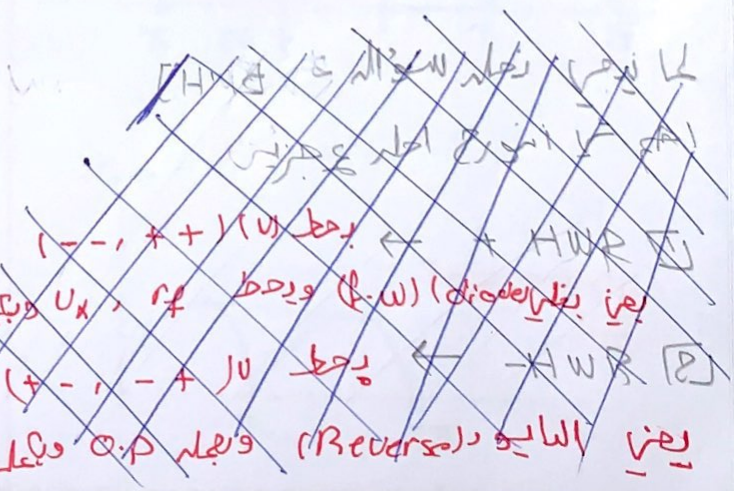
↳ معناه بيحول الفترة الموجبة أو الفترة السالبة

الفترة الموجبة ←

$$V_{avg} = V_{DC} = \frac{V_m}{\pi}$$

الفترة السالبة ←

$$V_{avg} = V_{DC} = \frac{-V_M}{\pi}$$



لما نوصل الدايود بالدائرة [HWR]

اذا كان انود اعلى كاثود

$(- -, + +)$ يوصل ← + HWR [1]

يعني بيمثل الدايود (ideal) ويوصل V_α وبكمل

$(+ -, - +)$ يوصل ← - HWR [2]

يعني الدايود (Revers) ويعمل O.P وبكمل $I_D = 0$

Scanned with CamScanner

* full - wave rectifier

بيفرق عن (HWR) انه بحوله موجة كاملة وليس نصف موجة من Ac ← Dc

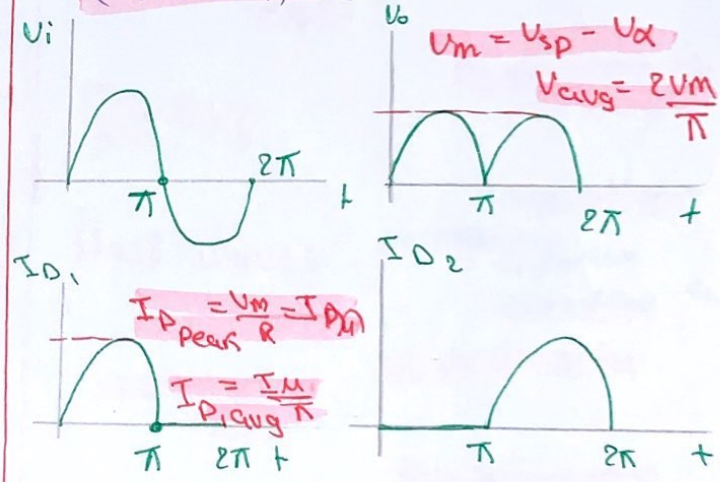
نوعين

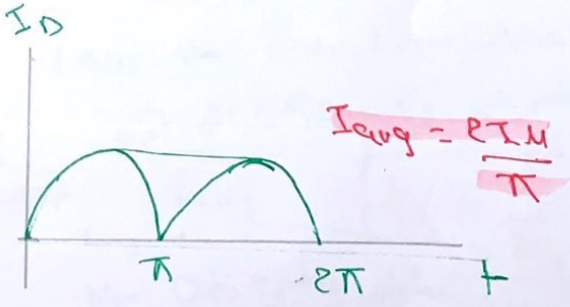
- full wave rectifier using - center tap transformer (يستخدم ٢ ديودين)
- full wave Bridge rectifier (يستخدم 4 diodes)

[1] FWR using center tap transformer

الهدف من (transformer) انه يخفض V_1 و V_2 نفس المقدار لكن عكس الاتجاه

- بدرس الفترتين بنفس الطريقة الفرق انو هون عندي (2 diodes) لكم اعرف هيك w.f وهيك (reverse)





---

* لما بدي احله السؤال عن rectifier لازم ادرس الفترتين

[1] الفترة الموجبة (0 ← π)

بهادي الفترة بكون الموجب فوق والسالب تحت ⊖ (*) بعدين بشوف الناتج

↳ اما بتطلع (+ + ، - -)

يعني الديود فورورد وبعمل RVL وبكون (بكون مكانه V_d و r_p)

↳ او بتطلع (+ - ، - +)

يعني الديود (ريفيرس) $I_D = 0$

(بكون مكانه O.P)

[2] الفترة السالبة (π ← 2π) نفس الشغلة

بهادي الفترة بكون السالب فوق والموجب تحت ⊕ وبشوف الناتج

~~HWR~~

* عند تحليل (rectifier) بهتما شغلتين ١- قيمة اعلى تيار بمر بالديود (IDmax) لما يكون [P.W]

٢- اعلى قيمة للديود لما يكون (reverse) (rev. voltage) . [P.I.V]

Peak inverse volt

$$I_D = \frac{V_{i\,peak} - V_d}{R}$$

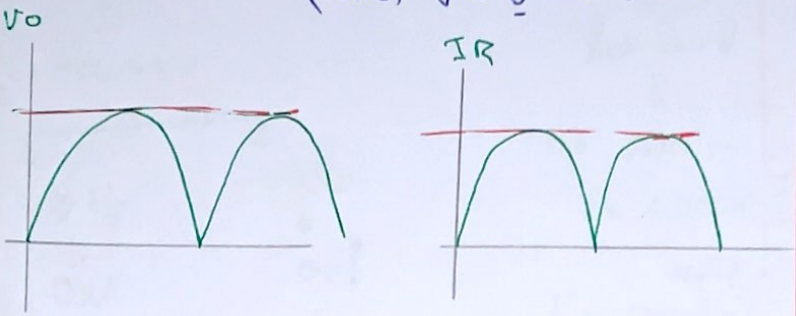
$$P.I.V = V_{i\,peak}$$

* هون لما $r_f = 0$ تكون غير هيك لعكس RVL

Scanned with CamScanner

[3] Full-wave brige rectifier (4diods)

نفس الشيء بالزبس الفترة الموجبة (+ فوق و - تحت) والفترة السالبة (- فوق و موجب تحت) بيتوقف (f.w) و (reverse) ويعمل حين توبيطلع وكمان تشغلي على (RVL)



$V_{avg} = \frac{V_m}{\pi}$

$I_{avg} = \frac{I_M}{\pi}$

← (H.C) Half

$V_{avg} = \frac{2V_m}{\pi}$

$I_{D\,avg} = \frac{2I_M}{\pi}$

← (F.C) full

لما تكون $r_f = 0$

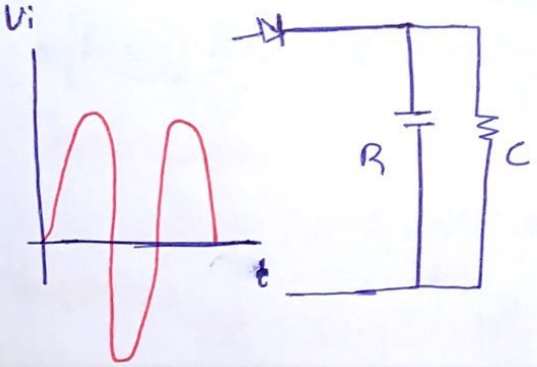
$P_{IV} = V_{SP} - V_d$

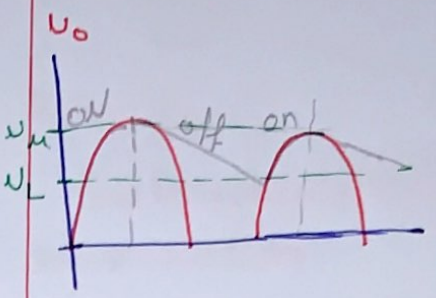
$V_m = V_{SP} - 2V_d$

$I_D = \frac{V_S - 2V_d}{R}$

---

* filter الفلتر هو عبارة عن (rectifier) مكثف عليه مواضع موازي له عشان اقلل الخروج من الديود كيف؟!





باختصار ← في أول ربع يكون $V_C < V_d$ بالتالي الديود (f.w) ← الكواسع بيشحن الزمن (T_{ch})

في الربع الثاني يكون $V_d < V_C$ بالتالي الديود (reverse) ← الكواسع بفرغ بالمقاومة الزمن (T_{dis})

$T = T_{ch} + T_{dis}$ / $V_r = V_m - V_L$

Full wave :-

$V_r = \frac{V_m}{2RfC}$, $V_{SP} = V_m + 2V_d$

$P_{IV} = V_{SP} - V_d$

$\frac{T}{2} = T_{dis}$

Half wave :-

$V_{SP} = V_m + V_d$

$P_{IV} = 2V_{SP} - V_d$

$V_r = \frac{V_m}{RfC}$

$P_{IV} = V_{SP} - V_d$

$T = T_{dis}$

* عشان احول لـ (rms) (عشان N_1/N_2) بقسم على $\sqrt{2}$ والعكس صح

$C = 2C$ (half → full)

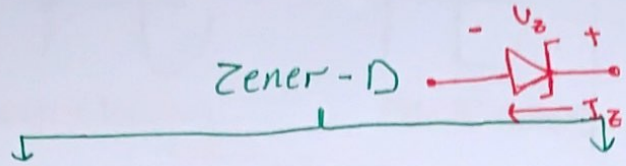
عشان يعطيني نفس V_r

$\frac{N_1}{N_2} = \frac{V_i}{V_S}$

Scanned with CamScanner

* Voltage regulater (منظم فولتية)

وظيفته يثبت فولتية معينة على ال (load) ، ليحافظ على استقرار ال (load)



reverse
- $U \geq V_z$ ← ON ← بيمرر تيار عكسي
- $U < V_z$ ← off ← open ckt

forward ← it's similer to normal-D ← يكون [+ قريب - / - قريب +] عكس الدايود العادي

[fixed Vi and Variable RL] ثابتة / متغيرة

RL↑ , IL↓ ← I (fixed)

$I_{(fixed)} = I_z\uparrow + I_L\downarrow$

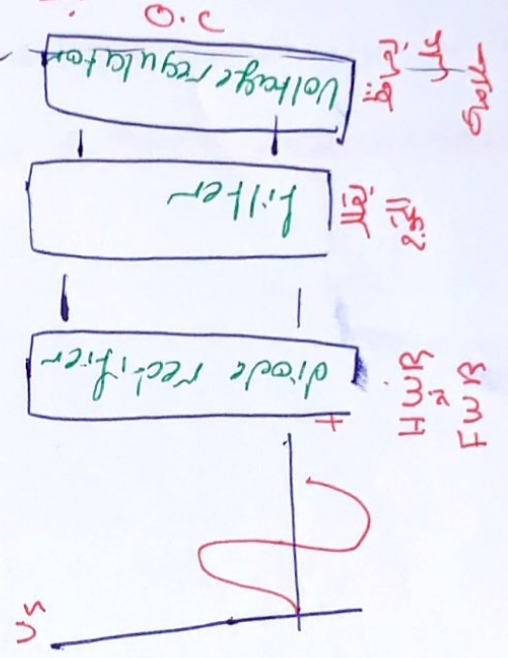
RL↓ , IL↑

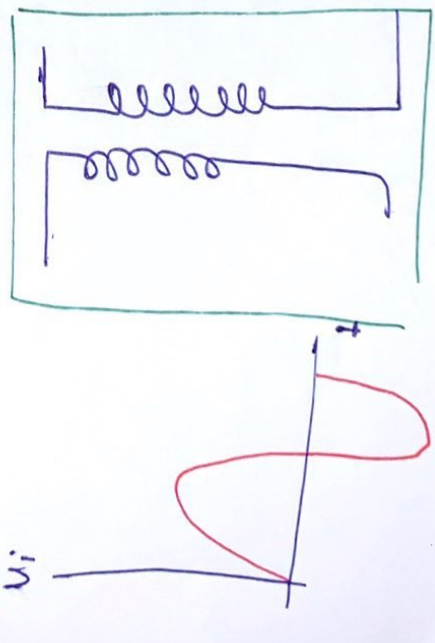
$I_{(fixed)} = I_z\downarrow + I_L\uparrow$

الحل

(بزيادة المقاومة ← RL ← فولتية) وبالعكس

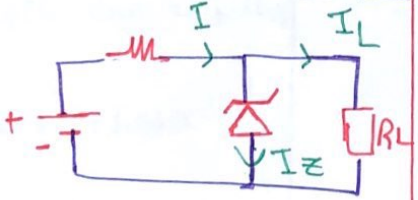
* اذا انخفض I_{zmin} بعتبرها off ← O.C





* بعطيني بالسؤال V_z وانطلع U اني
off ← $V_z > U$ ← وبشوف اذ على R_L *
ON ← $V_z < U$ ←

وبنحلها على



* [fixed RL and Variable Ui] ثابتة / متغيرة

Ui↑ , I↑

$I\uparrow = I_{L\,(fixed)} + I_z\uparrow$

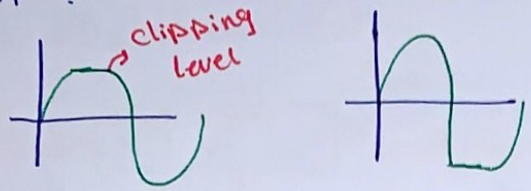
Ui↓ , I↓ ثابتة

$I\downarrow = I_{L\,(fixed)} + I_z\downarrow$

Scanned with CamScanner

* clipping

يقوم بقطع الاشارة إما من الجهة + او -



depends on diode direction

clipping level → depends on value and polarity of Dc source

* الحد على RUL

* clamper ((يكون في مواضيع))

يقوم بتغيير مستوى الاشارة وذلك برفعها للأعلى او بخفضها للأسفل

type of clamping (+ve , -ve)

↳ depends on the diode direction

clamping level → and Dc level

↳ depends on value and polarity of Dc source connected with diode

* الفرق بين الكليبر والكلامبر *

(clipper) ← يقطع الموجة ويغير شكلها

(Clamper) ← لا يغير شكل الموجة لكنه يعمل لها (shift) خيرفعها للأعلى أو يخفضها للأسفل

* الحد على (RUL)

* Multiple diode circuit

* احنا بندرس فرق الدايودات الموجودة

ON ← $V_D > 0$ ← ON

لازم تثبت

or

OFF ← $V_D < V_\gamma$, $V_D \leq 0$ ← OFF

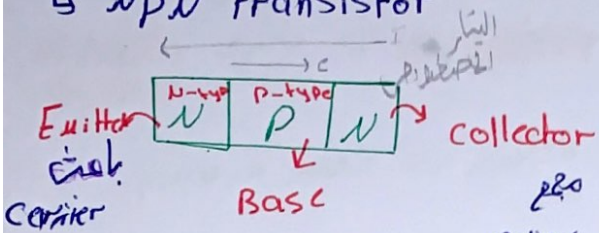
اذا حليت وطلع معك غير هيك ↑ يعني الفرض غلط ولازم ترجع تفرض من أول

* عشان يكون الدايود (ON) لازم يكون (anode) موجب بالنسبة لل (cathod)

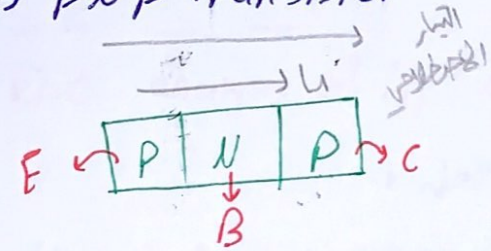
Scanned with CamScanner

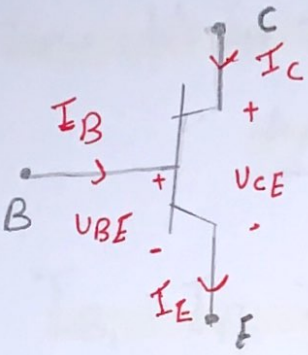
CH3:- Biplar Junction transistor (BJT)

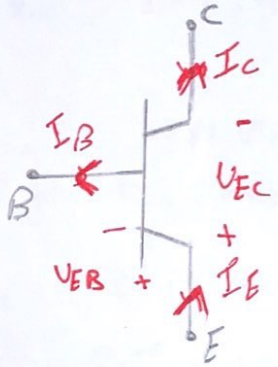
↳ NPN transistor



↳ PNP transistor







* الاختلاف بين الـ Emitter و الـ collector

1 المساحة (Area)

2 التركيز (concentration of carrier)

* Forword Active Mode:-

$I_E = I_C + I_B$, $I_C = \beta I_B$

$I_E = (1+\beta) I_B$, $I_C = \frac{\beta}{(1+\beta)} I_E = \alpha I_E$

$\alpha = \frac{\beta}{(1+\beta)}$

- $I_B > 0 \rightarrow$ B-E f.w
- $V_{CE} > V_{BE} \rightarrow$ B-C revert

* saturation mode:-

↳ (B-E jn f.w / B-C jn f.w) (closed switch) يستغل

$V_{CE} < V_{CE(sat)}$, $I_C > 0$

or $V_{CE} < 0$ for ideal BJT

* Cut-off mode:-

B-E jn reverse

B-C jn reverse

(behaves as an open switch)

$I_C = 0$, $I_E = 0$, $I_B = 0$ $V_{CE} \geq 0$

↳ يشتغل كـ AVL ويقطع

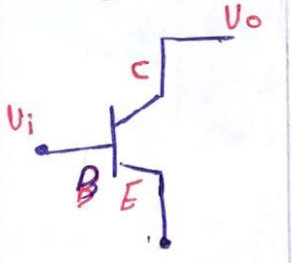
* Inverse F.A.M

mode عكس الـ

(- - , ++) f.w collector ← يعني

(-+ , +-) reverse Emitter ←

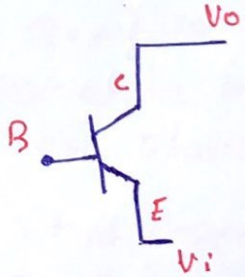
* BJT configrations



Common Emitter ckt

Base يتغذى من Vi

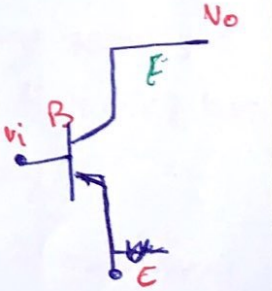
Collector يأخذ منه Vo



Common Base ckt

Emitter يتغذى من Vi

Collector يأخذ منه Vo



Common collector

Base يتغذى من Vi

Emitter يأخذ منه Vo

Scanned with CamScanner

* Breaks down Voltage:-

الفكرة انو بكون عندي (BV_{CEo})

لو وصلت V_{CE} لهاد الجهد بصير Breaks down

لذلك ما بقدر ازيد الجهد عدا هيك

* كل ما كانت I_B أعلى بيصير Breaks down بسرعة

$$I_{B_1} > I_{B_2} > I_{B_3}$$

$$BV_3 > BV_2 > BV_1$$

D.C analysis of BJT ckt:-

* خطوات الحل:-

1. افرض انه الترانزيستور في حالة (f.w.A)
2. حدد اتجاه التيار
   - (NPN) I_E خارجة من الباعث
   - I_B, I_C داخلة
   - (PNP) I_E داخلة في الباعث
   - I_B, I_C خارجة
3. نفرض I_B وبنطلع I_C و I_E
4. نفرض V_{EC} وبنطلع V_{CB}
5. إذا كانت $I_B > 0$ ← (B-E JN) ← f.w
   - $V_{EC} > V_{EB}$ ← (B-C JN) ← reverse
   - إذا (PNP) بحالة (f.w.A)

D.C load line and Q-point

$I_C = I_{CQ}$ بشكل عادي

$V_{CE} = V_{CEQ}$

(V_{CEQ}, I_{CQ}) ← Q-pt

هاديك النقطة Q-pt

وعشانه بدنا:

1. بنعمل معادلة خطية بكون فيها
   - السينات ← V_{CE}
   - الصادات ← I_C
2. بنقطع المحور السيني $[V_{CE}=0]$ والمحور الصادي $[I_C=0]$

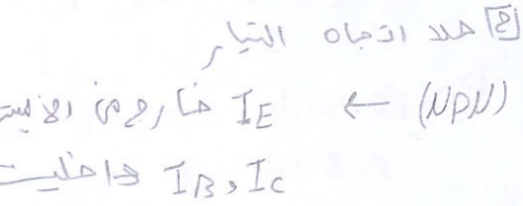
---

* BJT Biasing

الهدف من الـ (Biasing) هو انه نخلي (DC Voltage) الـ (BJT) اللي بستخدم

في دوائر معينة

1. Using signal base resistor biasing



- C → used to isolate Dc from Ac
- RB → control the base current I_B
- Rc → control the C-E voltage V_{CE}
- O.C (Dc بكون)

* the Q-pt is very sensitive to β variation or this ckt has poor baise stability

* this isn't desired in amplifier design which may cause distion in Ac output signal

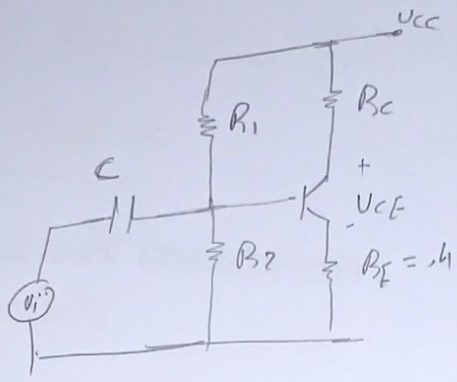
يعني تغطيع بالاشارة

I_B لا تتأثر بتغير قيمة β

Scanned with CamScanner

* Voltage-divider biasing ckt

R_B هو (R_1, R_2) المقاومتين بدل
R_E هو المقاومة التي



C → O.C يعتبر

R_{th} ، V_{th} نجد

$$V_{th} = \frac{V_{CC} * R_2}{R_1 + R_2} \qquad R_{th} = R_1 // R_2$$

$$I_B = \frac{V_{th} - V_{BE}}{R_{th} + [R_E * (1+\beta)]}$$

β بسبب تأثير I_B *

وهي التي تجعل الدائرة

* This ckt has very good bias stability.
* R_E is used to stabilise Q-pt against β - variation.

$$\Delta I_C\% = \frac{I_{C2} - I_{C1}}{I_{C1}} * 100\%$$

$$\Delta V_{CE}\% = \frac{V_{C2} - V_{C1}}{V_{C1}} * 100\%$$

* Bias stable condition

$$I_B = \frac{V_{th} - V_{BE}}{R_{th} + (\beta+1) R_E}$$

$$I_C = \beta I_B \Rightarrow I_C = \frac{\beta (V_{th} - V_{BE})}{R_{th} + (\beta+1) R_E}$$

if $R_{th} \ll (\beta+1) R_E$ and

$\beta \gg 1$

$$\therefore I_C \simeq \frac{V_{th} - V_{BE}}{R_E}$$

→ for design a bias-stable ckt choose $R_{th} = 0.1 (\beta+1) R_E$

$$R_1 = \frac{V_{CC} * R_{th}}{V_{th}}$$

* اذا تغير الشكل
الي يتكون منه
ما يتسمى؟

$$R_{th} = R_1 // R_2 = \frac{R_1 * R_2}{R_1 + R_2}$$

$$R_2 = \frac{R_1 * R_{th}}{R_1 - R_{th}}$$

* Bias stable condition

$$I_B = \frac{V_{th} - V_{BE}}{R_{th} + (\beta+1) R_E}$$

$$I_C = \frac{\beta (V_{th} - V_{BE})}{R_{th} + (\beta+1) R_E}$$

$$R_{th} = 0.1 (\beta+1) R_E$$

Scanned with CamScanner

* Multistage circuits

↳ these ect contain more than one transistor which can be of the same type or two types

↳ cascade connection (parallel)

↳ cascade connection (series) $I_C = I_E$

* بالحالتين لازم تطلي ال caps open ckt

* Field - Effect - transistor [FET]

It's a three terminal device → gate (Base BJT يقابلها)
→ source (Emetter)
→ drain (Collector)

*The current between (drain and source) controlled via an electric field applied perpendicular on drain-source

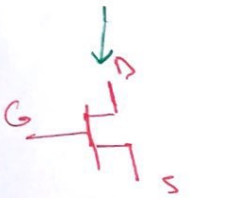
$I_g = 0$ $I_S = I_D$

FET

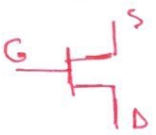
J-FET

تكون (G) د (D), (S) كلهم متصلين مع بعض (Junction)

N-channel (حاملات التيار electrons)



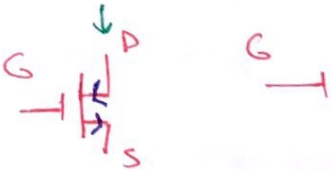
P-channel (حاملات التيار holes)



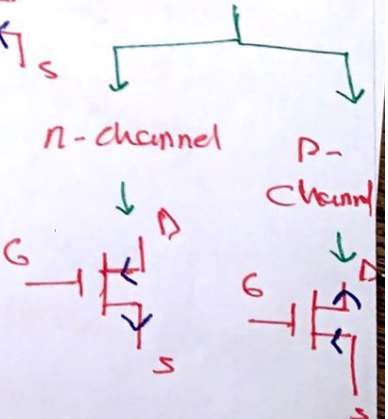
MOS-FET

تكون (G) معزولة عن (D) و (S)

E-MOS (العازل عبارة عن electronic channel) يعني العايتندرج لما نطبق فولتية على gate



D-MOS (المادة العازلة بتكون physical channel) يعني موجودة عادة بتقدر تحسها) لما $V_{GS}=0$ لسوف يمر تيار بين (D) و (S)



* MOSFET

Not any value of V_{GS} will create a channel ... to create a channel

- V_{GS} must be (+ve)

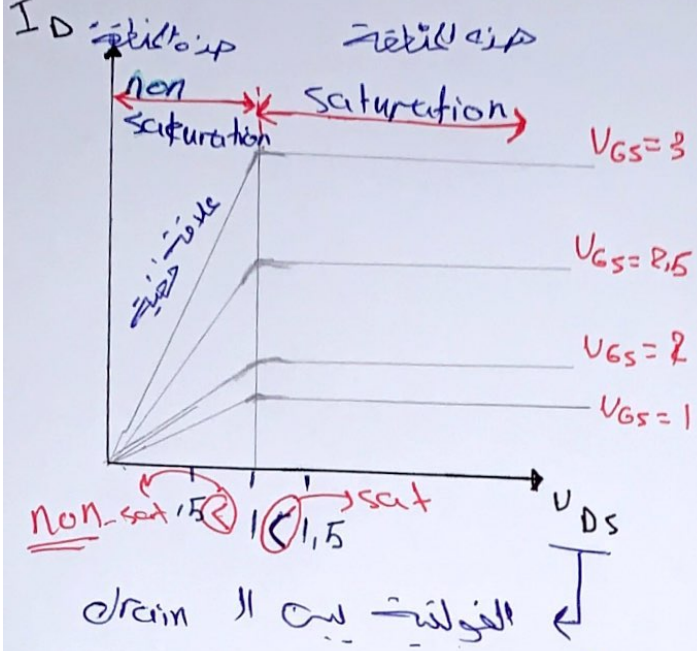
and $V_{GS} > V_{tn}$

Scanned with CamScanner

* MOSFET

I-V characteristic

$V_{TN} = 1$



drain و source بين الفولتية

* Non-saturation region :-

* $V_{DS} < V_{DS(sat)}$

$$I_D = K_n [2(V_{GS} - V_{TN}) V_{DS} - V_{DS}^2]$$

$$R_{MOS} = \frac{1}{2K_n (V_{GS} - V_{TN})}$$

* in this region the MOSFET is used as voltage-controlled resistance

$$R_{MOS} \propto \frac{1}{V_{GS}}$$

* this application is used in communication electronics

* Saturation region :-

$V_{DS} > V_{DS(sat)}$

$$I_D = K_n (V_{GS} - V_{TN})^2$$

$$K_n = \frac{W \mu_n C_{ox}}{2L} = K_n' \frac{W}{2L}$$

$\frac{W}{L}$:- Length and width of channel

μ_n: electron mobility

C_{ox}: gate oxide - capacitance

K_n' :- Process parameter

K_n: conduction parameter

$$V_{DS(sat)} = V_{GS} - V_{TN}$$

* D.C ccts analysis

خطوات الحل :-

1. بنفتح الوايرات Open ckt

2. بنفترض انه الترانزستور في حالة (Sat. reg) (غالبا) بنفتح من V_{GS} بنطلع $V_{GS} = V_G - V_S$

بنعوض الـ V_{GS} في معادلة الـ I_D وبعدين بنطلع V_{GS}

3. نحسب V_{DS}

4. نحسب $V_{DS(sat)}$ ($V_{DS(sat)} = V_{GS} - V_{TN}$)

5. بنقارن بين V_{DS} و $V_{DS(sat)}$ وبنشوف الترانزستور في أي منطقة (reg)

$V_{DS} < V_{DS(sat)} \rightarrow$ non-sat

$V_{DS} > V_{DS(sat)} \rightarrow$ sat

Scanned with CamScanner